

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-133991

(43)Date of publication of application : 21.05.1999

(51)Int.Cl.

G10K 15/12  
G06F 17/10  
// H04B 15/00

(21)Application number : 09-297401

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 29.10.1997

(72)Inventor : SUZUKI YASUYUKI  
MATSUO TSUNETAKA

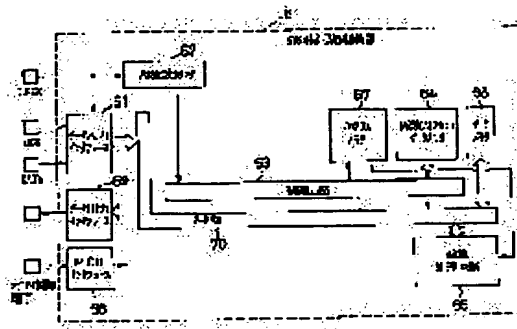
## (54) DIGITAL SIGNAL PROCESSING DEVICE AND CONTROL METHOD IN CONVERTING TIME OF SAMPLING FREQUENCY

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To carry out the replacement of a program or a processing data rapidly and at a low cost, according to the conversion of the sampling frequency of a digital signal to be the processing object, without applying a load to a control device such as an external microprocessor.

**SOLUTION:** When a frequency counter 62 detects the conversion of the sampling frequency of an input digital signal DATA, a control circuit 65 stops the operation of an operation processing circuit 65, and then, it specifies the frequency of the converted sampling frequency, reads the program and the processing data corresponding to the frequency from a program memory 67 and a coefficient/offset-data memory 64, and after setting them to the operation processing circuit 65, it operates the circuit again. As a result, the conversion of the program and the processing data corresponding to the conversion of the sampling frequency to the operation processing circuit 65 can be carried out

rapidly inside the device, and as a result, the converting control gives no load to a control device such as an external microprocessor. Furthermore, the control circuit 63 is of a low cost, and thereby, the cost of the device never rises.



### LEGAL STATUS

[Date of request for examination] 08.02.2001

[Date of sending the examiner's decision of rejection] 29.10.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-133991

(43)公開日 平成11年(1999)5月21日

(51) Int.Cl.<sup>8</sup>

識別記号

FI

G 1 0 K 15/12

G 1 0 K 15/00

B

G O 6 F 17/10

H 0 4 B 15/00

// H 0 4 B 15/00

G O 6 F 15/31

D

審査請求 未請求 請求項の数5 OL (全 7 頁)

(21)出題番号

特願平9-297401

(22) 出題日

平成9年(1997)10月29日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 鈴木 康之

神奈川県川崎市幸区堀川町580番1号 株

式会社東芝半導体システム技術センター内

(72)發明者 松尾 恒孝

神奈川県川崎市幸区堀川町580番1号 株

式会社東芝半導体システム技術センター内

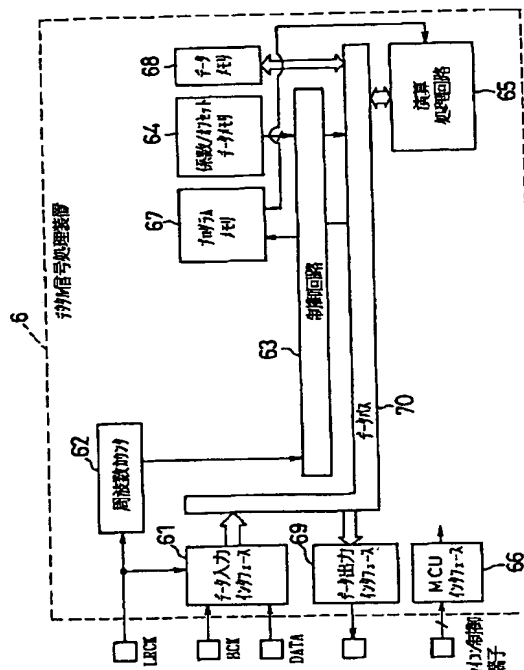
(74)代理人 弁理士 三好 秀和 (外3名)

(54) 【発明の名称】 デジタル信号処理装置及び標準化周波数の切り替え時の制御方法

(57) 【要約】

【課題】 外部のマイクロプロセッサ等の制御装置に負担を掛けずに、処理対象のデジタル信号の標準化周波数の切り替えに応じて、プログラム又は処理用データの入れ替えを迅速且つ安価に行うこと。

【解決手段】 制御回路は周波数カウンタが入力デジタル信号DATAの標本化周波数の切り替えを検出すると、演算処理回路の動作を停止した後、切り替わった標本化周波数の周波数を特定し、その周波数に対応するプログラム及び処理用データをプログラムメモリ及び係数／オフセットデータメモリから読み出して、演算処理回路にセットした後、再度この回路を動作させる。これにより、標本化周波数の切り替えに対応したプログラム及び処理用データの演算処理回路に対する入れ替えが装置内部で迅速に行われるため、この入れ替え制御が外部のマイクロプロセッサなどの制御装置に負担を掛けることがない。その上、制御回路は安価であるため、これにより、装置の価格が上昇することはない。



1

## 【特許請求の範囲】

【請求項 1】 標本化周波数が異なる複数のデジタル信号を切り替えて入力し、入力デジタル信号が有する標本化周波数に対応した処理プログラム及び処理用データを用いて同デジタル信号に各種処理を演算処理部により施して出力するデジタル信号処理装置において、入力デジタル信号の標本化周波数が切り替わると、切り替わった標本化周波数に対応する処理プログラム又は処理用データのいずれか一方或いは両方を前記演算処理部に対して入れ替えた後、前記デジタル信号に対する各種処理を開始する制御を行う制御手段を備えることを特徴とするデジタル信号処理装置。

【請求項 2】 前記制御手段は、複数の処理プログラム及び処理用データを格納した記憶手段と、入力デジタル信号が有する標本化周波数の切り替えを検出する検出手段と、この検出手段により前記標本化周波数の切り替えが検出されると、切り替わった標本化周波数を特定した後、特定した標本化周波数に対応する処理プログラム又は処理用データのいずれか一方或いは両方を前記記憶手段から読み出す読出手段と、この読出手段により読み出された処理プログラム又は処理用データを前記演算処理部にセットして入力デジタル信号に対する処理を開始するデータ入替手段とを備えることを特徴とする請求項 1 記載のデジタル信号処理装置。

【請求項 3】 前記制御手段は、入力デジタル信号が有する標本化周波数にノイズがあることを検出するノイズ検出手段を有し、このノイズ検出手段により前記ノイズが検出されると、前記装置に別途既に蓄積されている正常なデジタル信号を前記演算処理部に供給することを特徴する請求項 1 又は 2 記載のデジタル信号処理装置。

【請求項 4】 前記制御手段は、入力デジタル信号が有する標本化周波数にノイズがあることを検出するノイズ検出手段を有し、このノイズ検出手段により前記ノイズが検出されると、前記演算処理部の処理動作を停止することを特徴とする請求項 1 又は 2 記載のデジタル信号処理装置。

【請求項 5】 標本化周波数が異なる複数のデジタル信号を切り替えて入力し、入力デジタル信号が有する標本化周波数に対応した処理プログラム及び処理用データを用いて同デジタル信号に各種処理を演算処理部により施して出力するデジタル信号処理装置で、前記標本化周波数の切り替え時の制御方法において、入力デジタル信号が有する標本化周波数の切り替えを検出する検出過程と、この検出過程により前記標本化周波数の切り替えが検出されると、切り替わった標本化周波数を特定した後、この特定した標本化周波数に対応する処理プログラム又は

2

処理用データのいずれか一方或いは両方を前記装置に設けられているメモリから読み出す読出過程と、この読出過程により読み出された処理プログラム又は処理用データを前記演算処理部にセットして入力デジタル信号に対する処理を開始するデータ入替過程とを備えることを特徴とする標本化周波数の切り替え時の制御方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、オーディオデジタル信号を処理してイコライジングや残響付加などを行うデジタル信号処理装置及び前記デジタル信号の標本化周波数の切り替え時の制御方法に関する。

## 【0002】

【従来の技術】 従来のデジタル信号処理装置は、ソースの異なる数種類のオーディオデジタル信号（以降、単にデジタル信号と称する）を切り替えて処理することができ、図 5 に示すようなシステムで用いられている。図 5 にて、処理対象のデジタル信号のソースは、アナログデータをデジタルデータに変換する A/D コンバータ 1、MD（ミニディスク）プレイヤーなどの光出力などをデジタル信号として出力するデジタルオーディオインターフェースレシーバ（DIR）2、CD から読み取ったデジタル信号を出力する CDLSI 3、DVD（Digital video Disc）から読み取ったデジタル信号を出力する DVDLSI 4 等からのデジタル信号がセレクト回路 5 を介して、デジタル信号処理装置 6 に入力される。

【0003】 マイクロプロセッサ 7 はセレクト回路 5 を制御し、図示されないユーザのキー操作などによって選択されたソースに対応するデジタル信号がデジタル信号処理装置 6 に入力されるようにセレクト回路 6 を切り替える。これと同時に、マイクロプロセッサ（MCU）7 は選択されたデジタル信号の標本化周波数に対応した処理プログラムや係数データ及びオフセットデータ等の処理用データをデジタル信号処理装置 6 にセットする。

【0004】 但し、デジタル信号処理装置 6 には、処理対象の音声データであるデジタル信号 DATA の他にオーディオ信号の左右チャンネルを識別する左右識別クロック L R C K 及びデジタル信号 DATA を送るためのビットクロック B C K が入力される。通常、左右識別クロック L R C K によって、処理対象デジタル信号 DATA の標本化周波数が特定されることにより、デジタル信号処理装置 6 は入力されるデジタル信号 DATA に対する処理を円滑に行う。

【0005】 入力されたデジタル信号はデジタル信号処理装置 6 によってイコライジング、残響音付加、サラウンド処理などが施された後、D/A コンバータ 8 に出力される。D/A コンバータ 8 は入力されたデジタル信号 DATA をアナログデータに変換して次段のオーディオアンプ（図示せず）等へ出力する。

3

【0006】マイクロプロセッサ7は図示されないユーザのキー操作などによって処理対象のデジタル信号のソースの種類が変更された場合も、対応する処理プログラムや処理用データをデジタル信号処理装置6にセットして、デジタル信号処理装置6にユーザが選択したソースに対応する処理をさせる。

【0007】ここで、デジタル信号処理装置6の内部で働くデジタル信号DATAを処理する処理プログラムは、標準化周波数に同期して処理を行っているため、処理対象のデジタル信号DATAの標準化周波数が切り替わる毎、前記処理プログラム及び係数データやオフセットデータ等の処理用データを変更しなければならない。特にデジタルフィルタ演算やメモリを用いたデータディレイ処理などを行う場合では、標準化周波数毎に処理用データ（係数データ、ディレイメモリのオフセットデータなど）が異なるため、標準化周波数の切り替えに応じて、上記したマイクロプロセッサ7による処理用データの入れ替えが極めて重要な処理となっている。

【0008】

【発明が解決しようとする課題】上記のように、デジタル信号処理装置6のプログラムの処理中に処理対象のデジタル信号DATAの標準化周波数が切り替わる場合、プログラム処理動作が不安定になって、処理されたデジタル信号DATAが不定になる。このため、マイクロプロセッサ7によりデジタル信号処理装置6の処理プログラムや処理用データを入れ替える場合には、処理されたデジタル信号DATAの出力の停止や装置内部の処理プログラムの動作停止などについても、マイクロプロセッサ7によって外部から制御しなければならない。

【0009】この際、デジタル信号処理装置6に膨大な量の処理プログラム及び処理用データを処理させる必要があるシステムでは、マイクロプロセッサ7の制御用プログラムの負担が大きくなって、上記した処理プログラムや処理用データの入れ替え制御中の出力信号の停止時間が長くなるという問題が生じると共に、マイクロプロセッサ7が行う他の制御にも支障を来すという問題が生じる。

【0010】又、前記標準化周波数が所定周波数からずれたり、或いは周波数が0となって入力されないような場合、これを標準化周波数のノイズというが、このノイズが生じた場合にも、前記マイクロプロセッサ7によって演算処理回路65の動作を停止するなどの制御を行うことにより、不快な音声は外部に出力されないような制御が行われているが、この制御についてもマイクロプロセッサ7に負担を掛け、上記と同様の問題が生じる。

【0011】そこで、この問題を回避するために、高速のマイクロプロセッサ7を用いたり、マイクロプロセッサ7のワークメモリ領域を大きくしたり、或いはマスクROMを追加したりすること等を行えばよいが、これにはシステムの製造コストが増加するという問題が生じ

4

る。

【0012】本発明は、上述の如き従来の課題を解決するためになされたもので、その第1の目的は、外部の制御装置に負担を掛けず且つ装置の価格の上昇を伴うことなく、処理対象のデータの標準化周波数の切り替えに応じて、処理プログラム及び処理用データの入れ替えを迅速に行うことができるデジタル信号処理装置及び標準化周波数の切り替え時の制御方法を提供することである。

【0013】その第2の目的は標準化周波数にノイズがある場合に、外部の制御装置に負担を掛けず且つ装置の価格の上昇を伴うことなく、適切なノイズ対策を行って不快な音声の出力を防止することができるデジタル信号処理装置を提供することである。

【0014】

【課題を解決するための手段】上記目的を達成するために、第1の発明の特徴は、標準化周波数が異なる複数のデジタル信号を切り替えて入力し、入力デジタル信号が有する標準化周波数に対応した処理プログラム及び処理用データを用いて同デジタル信号に各種処理を演算処理部により施して出力するデジタル信号処理装置において、入力デジタル信号が有する標準化周波数が切り替わると、切り替わった標準化周波数に対応する処理プログラム又は処理用データのいずれか一方或いは両方を前記演算処理部に対して入れ替えた後、前記デジタル信号に対する各種処理を開始する制御を行う制御手段を備えたことにある。

【0015】この第1の発明によれば、例えばオーディオデジタル信号をデジタル信号処理装置で処理して、例えばサラウンドや残響付加等を行っている時、信号のソースを例えばCDからDVDに変更すると、オーディオデジタル信号の標準化周波数が変わる。このような時に、デジタル信号処理装置の内部に設けられた制御手段は、処理対象のデジタル信号の標準化周波数の切り替えを検出し、切り替わった標準化周波数に対応する処理プログラム又は処理用データを前記演算処理部に対して入れ替えることにより、DVDのデジタル信号に対する処理を支障なく実行する。その際、前記制御手段をハードウェアにより装置の内部に作成しておけば、外部のマイクロプロセッサ等の制御装置に負担を掛けることなく、上記の制御処理を迅速に行うことができ、標準化周波数の切り替え時の装置の停止を短時間にして、円滑なデジタル信号処理を行うことができる。

【0016】第2の発明の特徴は、前記制御手段は、複数の処理プログラム及び処理用データを格納した記憶手段と、入力デジタル信号が有する標準化周波数の切り替えを検出する検出手段と、この検出手段により前記標準化周波数の切り替えが検出されると、切り替わった標準化周波数を特定した後、特定した標準化周波数に対応する処理プログラム又は処理用データのいずれか一方或いは両方を前記記憶手段から読み出す読出手段と、この読

10

20

30

40

50

5

出手段により読み出された処理プログラム又は処理用データを前記演算処理部にセットして入力デジタル信号に対する処理を開始するデータ入替手段とを備えたことにある。

【0017】第3の発明の特徴は、前記制御手段は、入力デジタル信号が有する標準化周波数にノイズがあることを検出するノイズ検出手段を有し、このノイズ検出手段により前記ノイズが検出されると、前記装置に別途既に蓄積されている正常なデジタル信号を前記演算処理部に供給することにある。

【0018】この第3の発明によれば、前記制御手段は、標準化周波数にノイズがあることが検出されると、別途既に蓄積されている正常なデジタル信号を前記演算処理部に供給するため、前記演算処理部は正常に処理を続行して、正常な処理信号を出力する。これにより、前記ノイズによる騒音などが出力されることがなく、ユーザに不快感を与えることがなくなる。

【0019】第4の発明の特徴は、前記制御手段は、入力デジタル信号が有する標準化周波数にノイズがあることを検出するノイズ検出手段を有し、このノイズ検出手段により前記ノイズが検出されると、前記演算処理部の処理動作を停止することにある。

【0020】この第4の発明によれば、前記制御手段は、標準化周波数にノイズがあることが検出されると、前記演算処理部の入力デジタル信号に対する処理動作を停止するため、前記ノイズによる騒音などが出力されることがなく、ユーザに不快感を与えることがなくなる。

【0021】第5の発明の特徴は、標準化周波数が異なる複数のデジタル信号を切り替えて入力し、入力デジタル信号が有する標準化周波数に対応した処理プログラム及び処理用データを用いて同デジタル信号に各種処理を演算処理部により施して出力するデジタル信号処理装置で、前記標準化周波数の切り替え時の制御方法において、入力デジタル信号が有する標準化周波数の切り替えを検出する検出過程と、この検出過程により前記標準化周波数の切り替えが検出されると、切り替わった標準化周波数を特定した後、この特定した標準化周波数に対応する処理プログラム又は処理用データのいずれか一方或いは両方を前記装置に設けられているメモリから読み出す読出過程と、この読出過程により読み出された処理プログラム又は処理用データを前記演算処理部にセットして入力デジタル信号に対する処理を開始するデータ入替過程とを備えたことにある。

【0022】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。図1は本発明のデジタル信号処理装置の第1の実施の形態の構成例を示したブロック図である。但し、従来例と同一部分は同一符号を用いて説明する。データ入力インターフェース61は左右識別クロックLRCK、ビットクロックBCKとデジタル信号D

6

ATAをデータバス70に入力する。周波数カウンタ62は左右識別クロックLRCKの周波数をカウントして、デジタル信号DATAの標準化周波数を検出し、これを制御回路63に入力する。制御回路63は前記検出された標準化周波数やMCUインターフェース66から入力されるユーザのキー操作情報に応じた処理データや処理プログラムの設定を演算処理回路65等に対して行う。

【0023】プログラムメモリ67はROMなどで構成され、演算処理回路65の各種処理プログラムを格納している。係数／オフセットデータメモリ64はROMなどで構成され、演算処理回路65で使用する各種の処理用データを標準化周波数対応で保存している。データメモリ68はRAM等で構成され、データ入力インターフェース61から入力される処理対象デジタル信号DATAを一旦保存するバッファ機能を有している。演算処理回路65はイコライジングやサラウンドなどの各種処理に対応した演算を処理対象のデジタル信号DATAに施す。データ出力インターフェース69は演算処理回路65で演算処理を施されたデジタル信号DATAを外部のD/A変換器8に出力する。MCUインターフェース66は外部の図示しないマイクロコンピュータ等の制御装置からのキー入力情報などを装置内に入力する。70は装置内のデジタル信号DATA並びに制御データを伝送するデータバスである。但し、上記した周波数カウンタ62及び制御回路63はハードウェアで構成されているものとする。

【0024】次に本実施の形態の動作について説明する。データ入力インターフェース61は例えば図2に示すような左右識別クロックLRCK、ビットクロックBCK及びデジタル信号DATAを装置内に入力する。この際、周波数カウンタ62は左右識別クロックLRCKの周波数をカウントしてデジタル信号DATAの標準化周波数を検出し、これを制御回路63に知らせる。

【0025】制御回路63は前記検出された標準化周波数に対応した処理プログラムをプログラムメモリ67から読み出すと共に、係数／オフセットデータメモリ64から処理用データを読み出して演算処理回路65にセットする。又、制御回路63は、MCUインターフェース66から入力されるユーザのキー操作情報に従った処理プログラムをプログラムメモリ67から読み出して演算処理回路65にセットすると共に、前記プログラム対応した処理用データを係数／オフセットデータメモリ64から読み出して演算処理回路65にセットする。

【0026】一方、データ入力インターフェース61から入力されたデジタル信号DATAはデータバス70を通過して、一旦データメモリ68に格納されてバッファリングされる。演算処理回路65はセットされた処理プログラム及び処理用データによって、データメモリ68から読み出されたデジタル信号DATAに演算処理を施す

7

ことにより、例えばイコライジングやサラウンドを掛け、処理後のデジタル信号DATAをデータバス70を通してデータ出力インターフェース69から外部の図示しないD/A変換器に出力する。

【0027】ここで、データ入力インターフェース61に入力されるデジタル信号DATAのソースが例えばCDからDVDに切替わったとする。これにより、デジタル信号DATAの標準化周波数が切替わるため、周波数カウンタ62は左右識別クロックLRCKの周波数より、これを検出し、標準化周波数が切替わったことを制御回路63に知らせると共に、カウントした周波数を知らせる。

【0028】制御回路63は標準化周波数が切替わったことを知ると、一旦、演算処理回路65の動作を停止した後、切り替わった標準化周波数を特定し、この標準化周波数に対応する処理プログラムをプログラムメモリ67から読み出すと共に、同標準化周波数に対応する係数又はオフセットデータ等の処理用データを係数/オフセットデータメモリ64から読み出して、読み出したプログラムや処理用データを演算処理回路65にセットする。

【0029】これにより、演算処理回路65には切り替わった標準化周波数に対応するプログラムや処理用データが直ちにセットされ、これらプログラムやデータを用いて、新たに入力されるデジタル信号DATAに対して適正な演算処理が施されるため、演算処理は正常に行われてデータ出力インターフェース69からは正常なデータが出力される。

【0030】図3は制御回路63の上記した制御動作手順を示したフローチャートである。制御回路63はステップ301にて、入力されるデジタル信号DATAの標準化周波数の切り替えを待ち、切り替わったことが検出されると、ステップ302に進んで、演算処理回路62の動作を停止する。次に制御回路63はステップ303にて、切り替わった標準化周波数を特定し、ステップ304にて、この特定した標準化周波数に対応する処理プログラム及び処理用データをプログラムメモリ67及び係数/オフセットデータメモリ64から読み出して、これらをステップ305にて演算処理回路65にセットすることにより、再度、演算処理回路65を動作させて処理を終了する。

【0031】尚、本例も、MCUインターフェース66から入力される図示しない外部のマイクロプロセッサ7などからのキー入力情報により、選択されたソースに応じたプログラムメモリ67内の処理プログラムの選択や演算処理回路65の設定などが従来通り行われる。

【0032】本実施の形態によれば、処理対象のデジタル信号DATAの標準化周波数が切り替わった場合、標準化周波数が切り替わったことを自動的に検出し、且つ切り替わった標準化周波数に対応する処理プログラムや

8

処理用データを選択して、これを演算処理回路65にセットするため、演算処理回路65は標準化周波数が切り替わったデジタル信号DATAに対して、直ちに対応し、正常な処理を前記デジタル信号DATAに施すことができる。このため、演算処理回路65の処理停止時間を短縮化でき、常に正常な音声信号を安定に出力することができる。

【0033】その上、標準化周波数の切り替えに伴う処理プログラム及び処理用データの切り替えを、装置内部のハードウェアで高速に行うため、その分、MCUインターフェース66に接続される外部のマイクロプロセッサ等の制御装置の負担を軽減することができ、このマイクロプロセッサの装置に対する他の制御を速めて、円滑且つ迅速なデジタル信号の処理を行うことができる。更に、装置内部に設けたハードウェアはそれ程高価ではないため、装置の価格を上昇させることなく、上記効果を得ることができる。

【0034】尚、周波数カウンタ62及び制御回路63はハードウェアで構成されるため、この回路も含めてデジタル信号処理装置を容易に1チップにLSI化することができる。又、周波数カウンタ62及び制御回路63はソフトウェアにても構成することもできる。

【0035】図4は本発明のデジタル信号処理装置の第2の実施の形態の動作を示したフローチャートである。但し、本例のハードウェア的な構成は第1の実施の形態と同様であるため、以降、図1に示した回路構成を借用して説明する。制御回路63は周波数カウンタ62のカウント動作より、標準化周波数の周波数が異常に所定値からずれたり、或いはカウントが0となって入力が止まったことを知ると、これをノイズと判定し、図4に示したフローチャートに従った制御を行う。

【0036】制御回路63はステップ401にて、ノイズが検出されると、ステップ402に進み、ノイズの種類、例えば標準化周波数が全く検出されない場合と、標準化周波数が所定値よりもずれている場合とを判別し、標準化周波数が全く検出されない場合はステップ406に進み、標準化周波数がずれている場合はステップ403へ進む。

【0037】制御回路63はステップ403にて、データ入力インターフェース61から入力されるデジタル信号DATAのデータメモリ68への蓄積を停止すると共に、このデータメモリ68に既に蓄積されている正常なデジタル信号DATAを演算処理回路65に供給して、演算処理回路65の正常な動作を続行する。その間、ステップ404にて前記ノイズがなくなったかどうかを判定し、ノイズがなくなって正常な標準化周波数が入力されてくると、ステップ405に進み、データ入力インターフェース61から入力されるデジタル信号DATAをデータメモリ68へ蓄積する動作を再開し、動作を正常復帰して処理を終了する。

9

【0038】一方、ステップ406へ進んだ場合、制御回路63は演算処理回路65の動作を停止すると共に、データ出力インターフェース69からのデジタル信号DATAの外部への出力を停止する処理をする。

【0039】本実施の形態によれば、標本化周波数にノイズが検出された場合、ノイズがなくなるまで、データメモリ68に既に蓄積されている正常なデジタル信号DATAを演算処理回路65に供給するため、前記ノイズによる影響を最小限に押さえることができ、前記ノイズによる騒音の発生等、ユーザに不快感を与える音声の発生を防止することができる。

【0040】又、前記ノイズが正常なデータDATAの入力停止を意味するようなものであった場合は、演算処理回路65及びデータ出力インターフェース69の動作を停止して、データの出力を停止することができる。

【0041】尚、本例の制御回路63は図3のフローチャートに示した制御も行っていて、入力デジタル信号DATAの標本化周波数の切り替えに対処することができるため、他の効果は図1に示した第1の実施の形態と同様である。

【0042】

【発明の効果】以上詳細に説明したように、第1、2、5の発明によれば、外部の制御装置に負担を掛けず且つ装置の価格の上昇を伴うことなく、処理対象のデジタル信号の標本化周波数の切り替えに応じて、処理プログラムや処理用データの入れ替えを迅速に行うことができ、処理停止時間を短縮化して常に正常な音声信号を安定に出力することができる。

\*

10

\*【0043】第3、4の発明によれば、標本化周波数にノイズがある場合に、外部の制御装置に負担を掛けず且つ装置の価格の上昇を伴うことなく、適切なノイズ対策を行って、不快な音声の出力を防止することができる。

【図面の簡単な説明】

【図1】本発明のデジタル信号処理装置の第1の実施の形態の構成例を示したブロック図である。

【図2】図1の装置に入力される信号例を示した波形図である。

【図3】図1に示した制御回路の制御動作手順を示したフローチャートである。

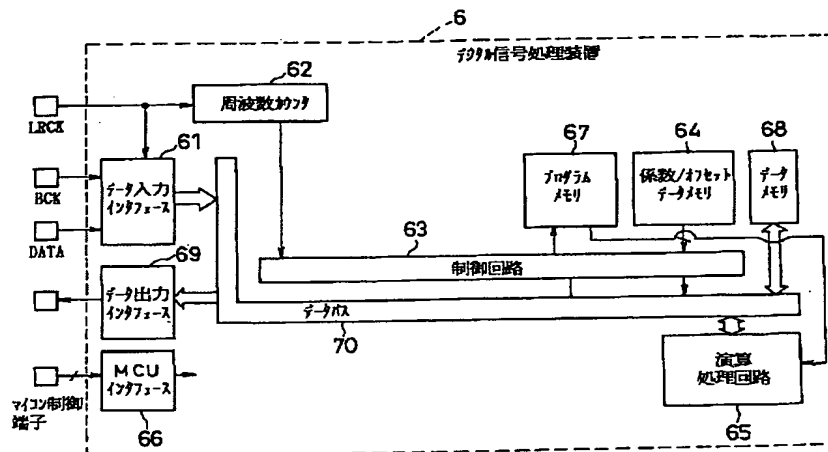
【図4】本発明のデジタル信号処理装置の第2の実施の形態の動作を示したフローチャートである。

【図5】従来のデジタル信号処理装置を用いたシステムの構成例を示したブロック図である。

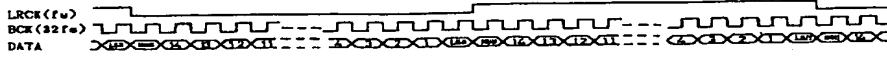
【符号の説明】

- 6 デジタル信号処理装置
- 61 データ入力インターフェース
- 62 周波数カウンタ
- 63 制御回路
- 64 係数／オフセットデータメモリ
- 65 演算処理回路
- 66 MCUインターフェース
- 67 プログラムメモリ
- 68 データメモリ
- 69 データ出力インターフェース
- 70 データバス

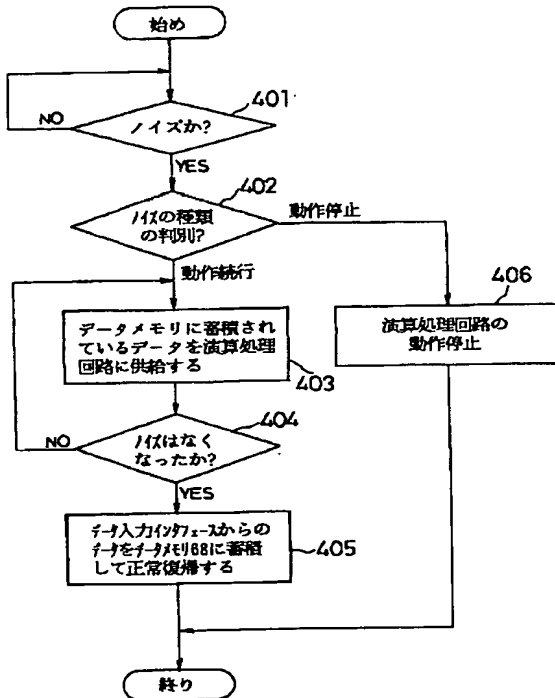
【図1】



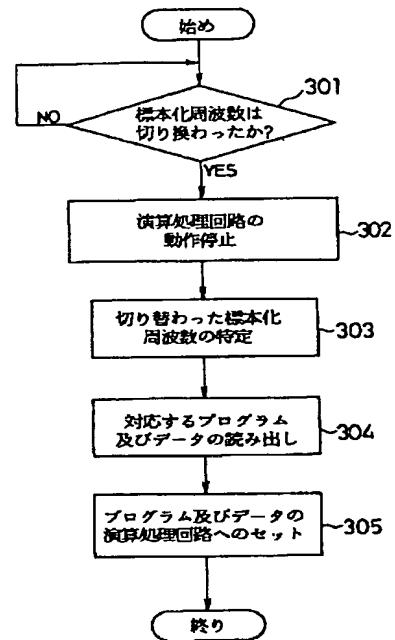
【図2】



【図4】



【図3】



【図5】

